



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09283060 A**(43) Date of publication of application: **31.10.97**

(51) Int. Cl.

**H01J 31/12****H01J 9/02****H05K 3/00**(21) Application number: **08095356**(71) Applicant: **CANON INC**(22) Date of filing: **17.04.96**(72) Inventor: **NAKANISHI KOICHIRO**(54) **MANUFACTURE OF WIRING BOARD AND  
IMAGE FORMING DEVICE**

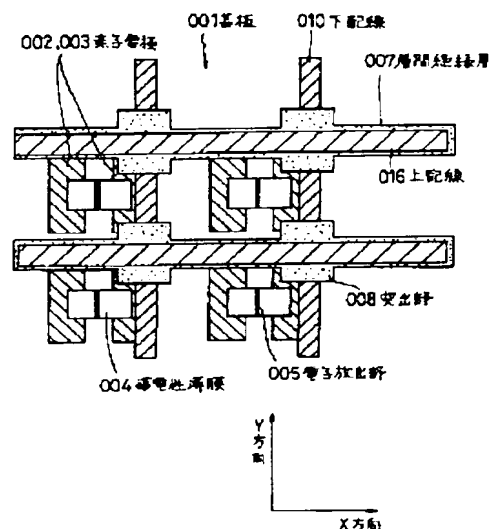
wiring 016 is formed on the interlayer insulating layer 007.

COPYRIGHT: (C)1997,JPO

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To provide an image forming device and a wiring board using an electron source substrate having a large margin degree relating to alignment when an upper wiring is formed to be prevented from easily generating a wire break and short-circuit.

**SOLUTION:** In this device, a plurality of electron emitting elements comprising an electron emitting part and a pair of element electrodes 002, 003 are arranged in a matrix shape, to have a plurality of crossing lower/upper wirings 010, 016 formed by a thick film for supplying a signal to the concerned electron emitting element, and to use an electron source substrate insulating a crossing part of the lower/upper wirings 010, 016 by an interlayer insulating layer 007. Here, the interlayer insulating layer 007 is formed in a band shape along the upper wiring 016 thereunder, but the crossing part is a shape having a protruded part 008 partially covering the lower wiring 010, the upper



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-283060

(43)公開日 平成9年(1997)10月31日

(51)IntCl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 31/12			H 0 1 J 31/12	C
	9/02		9/02	B
H 0 5 K 3/00			H 0 5 K 3/00	B

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21)出願番号 特願平8-95356

(22)出願日 平成8年(1996)4月17日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 中西 宏一郎

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

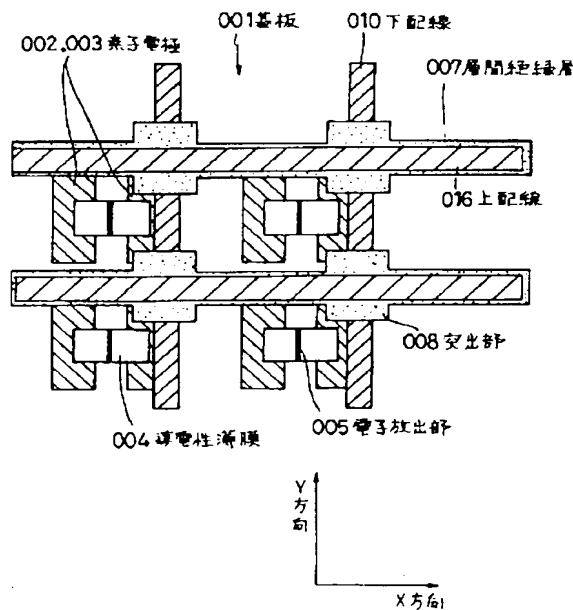
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 配線基板および画像形成装置の製造方法

(57)【要約】

【課題】 上配線形成時のアライメントに対する余裕度が大きく、断線や短絡が起きにくい電子源基板を使用する画像形成装置および配線基板を提供することを目的とする。また、このような画像形成装置および配線基板を形成する際に「だれ」が起きにくく歩留まりの良い製造方法を提供することを目的とする。

【解決手段】 電子放出部と一対の素子電極からなる電子放出素子がマトリクス状に複数配列され、該電子放出素子に信号を供給するための厚膜よりなる交差する複数の下配線と複数の上配線を有し、該下配線と該上配線との交差部が層間絶縁層にて絶縁されている電子源基板を使用する画像形成装置において、前記層間絶縁層が、前記上配線の下に上配線に沿って帯状に形成されているが、前記交差部では下配線を部分的に覆う突出部を有する形状であり、前記上配線が前記層間絶縁層上に形成されていることを特徴とする画像形成装置。



## 【特許請求の範囲】

【請求項1】 厚膜よりなる交差する複数の配線を有し、該配線間の交差部が層間絶縁層で絶縁された配線基板（以下、交差部において層間絶縁層の下に形成されている配線を下配線、層間絶縁層の上に形成されている配線を上配線という。）において、前記層間絶縁層が、前記上配線の下に上配線に沿って帯状に形成されているが、前記交差部では下配線を部分的に覆う突出部を有する形状であり、前記上配線が前記層間絶縁層上に形成されていることを特徴とする配線基板。

【請求項2】 厚膜よりなる交差する複数の配線を有し、該配線間の交差部が層間絶縁層で絶縁された配線基板の製造方法において、前記下配線を形成した後、突出部を有する帯状形状の層間絶縁層を形成し（但し、前記上配線が形成されるべき位置の交差部を除いた部分に分断された帯状の絶縁膜を形成する工程と、前記交差部に前記帯状の絶縁膜の帯幅より大きい絶縁膜を形成する工程からなる。）、次いで該層間絶縁層の上に上配線を形成することを特徴とする配線基板の製造方法。

【請求項3】 電子放出部と一对の素子電極からなる電子放出素子がマトリクス状に複数配列され、該電子放出素子に信号を供給するための厚膜よりなる交差する複数の下配線と複数の上配線を有し、該下配線と該上配線との交差部が層間絶縁層にて絶縁されている電子源基板を使用する画像形成装置において、前記層間絶縁層が、前記上配線の下に上配線に沿って帯状に形成されているが、前記交差部では下配線を部分的に覆う突出部を有する形状であり、前記上配線が前記層間絶縁層上に形成されていることを特徴とする画像形成装置。

【請求項4】 電子放出部と一对の素子電極からなる電子放出素子がマトリクス状に複数配列され、該電子放出素子に信号を供給するための厚膜よりなる交差する複数の下配線と複数の上配線を有し、該下配線と該上配線との交差部が層間絶縁層にて絶縁されている電子源基板を使用する画像形成装置において、前記下配線を形成した後、突出部を有する帯状形状の層間絶縁層を形成し（但し、前記上配線が形成されるべき位置の交差部を除いた部分に分断された帯状の絶縁膜を形成する工程と、前記交差部に前記帯状の絶縁膜の帯幅より大きい絶縁膜を形成する工程からなる。）、次いで該層間絶縁層の上に上配線を形成することを特徴とする画像形成装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は厚膜配線を用いた画像形成装置および配線基板、並びにそれらの製造方法に関する。

## 【0002】

【従来の技術】 従来より電子放出素子には大別して熱陰極電子放出素子と冷陰極電子放出素子を用いた2種類のものが知られている。このうち冷陰極電子放出素子では表面伝導型電子放出素子や電界放出型電子放出素子（以下、「FE型」と記す。）や、金属／絶縁層／金属型電子放出素子（以下、「MIM型」と記す。）等が知られている。表面伝導型電子放出素子型の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290 (1965) 等に開示されたものや後述する他の例がある。表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に膜面に平行に電流を流すことにより、電子放出が生ずる。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO<sub>2</sub>薄膜を用いたもの、Au薄膜によるもの[G. Dittmer: Thin Solid Films, 9, 317 (1972)]、In<sub>2</sub>O<sub>3</sub>/SnO<sub>2</sub>薄膜によるもの[M. Hartwell and C. G. Fonstad: IEEE Trans. ED Conf., 519 (1975)]、カーボン薄膜によるもの[荒木久 他: 真空、第26巻、第1号、22頁 (1983)] 等が報告されている。この表面伝導型電子放出素子は構造が単純で製造も容易であることから、大面積にわたって多数素子を配列形成できる利点がある。そこでこの特徴を活かした荷電ビーム源、表示装置等の応用研究がなされている。多数の表面伝導型放出素子を配列形成した例としては、後述する様に梯子型配置と呼ぶ並列に表面伝導型電子放出素子を配列し、個々の素子の両端を配線（共通配線とも呼ぶ）で、それぞれ結線した行を多数行配列した電子源があげられる。（例えば、特開昭64-031332、特開平1-283749、特開平2-257552等）また、特に表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置がCRTに替わって普及してきたが、自発光型でないためバックライトを持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれてきた。自発光型表示装置としては表面伝導型電子放出素子を多数配置した電子源と電子源より放出された電子によって、可視光を発光せしめる蛍光体とを組み合わせた表示装置である画像形成装置があげられる。（例えば、USP5066883）

## 【0003】

【発明が解決しようとする課題】 しかしながら、以上説明したような表面伝導型電子放出素子を画像表示装置として大面積化するには以下のような問題点がある。前記表面伝導型電子放出素子の製造工程において電極や配線パターンに薄膜を用いた場合、基板上に電極及び配線材料の金属薄膜を真空蒸着等により成膜する。これを通常のフォトリソグラフィ、エッチング技術を用いてパターン加工し、電極や配線パターンが形成される。しかし

ながら、例えば、40cm角以上の大型基板上にフォトリソグラフィ、エッチング技術により製造する場合、蒸着装置をはじめ、露光装置、エッチング装置等を含む大型製造設備が必要となり莫大な費用がかかるだけでなく、基板を大型化した場合、製造装置自体の大型化が困難となり製造方法上、あるいはコスト上の問題があった。

【0004】そこで、コスト的に有利な印刷法を用いて、高精度の電極や配線を形成することが考えられるが、この場合においては、印刷に用いるペーストの「だれ」によるパターンの広がりの問題が生じる場合があった。これは、設計値よりも印刷パターンが広がってしまう現象である。特に鋭角なパターンの時に発現する場合があった。

【0005】表面伝導型電子放出素子を用いた電子源を作製する際に、印刷法により複数の素子を駆動するための行列状に結線する配線（マトリクス配置）を作製する場合には、例えば行方向の下配線と列方向の上配線の、少なくとも交差部には層間絶縁層を形成する必要がある。しかし、交差部のみに絶縁層を形成すると、上配線形成時には上配線が、上配線が乗り越える段差が大きいため（下配線の厚み+絶縁層の厚みを乗り越えなければならない）、交差部において上配線が段切れ（断線）を起こすことがあった。そこで、上配線の下に、絶縁層を帯状に形成することで、上配線が乗り越える段差を下配線の厚みのみに抑えることができる。

【0006】しかし、このように帯状で絶縁層を形成すると、上配線形成時に位置ズレがあったときに、上下配線間で短絡する可能性が大きくなる。これを防止するには、この帯状の絶縁層の幅を広く形成すればよいが、これでは、配線が基板上に占める面積が大きくなり、素子形成に必要な面積が小さくなり、今度は素子形成時の精度の要求が厳しくなる。また、電子放出素子を高密度に配置することも困難になる。

【0007】本発明は、上記の問題点に鑑みなされたもので、上配線形成時のアライメントに対する余裕度が大きく、断線や短絡が起きにくい電子源基板を使用する画像形成装置および配線基板を提供することを目的とする。また、本発明は、このような画像形成装置および配線基板を形成する際に「だれ」が起きにくく歩留まりの良い製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】即ち本発明は、厚膜よりなる交差する複数の配線を有し、該配線間の交差部が層間絶縁層で絶縁された配線基板（以下、交差部において層間絶縁層の下に形成されている配線を下配線、層間絶縁層の上に形成されている配線を上配線という。）において、前記層間絶縁層が、前記上配線の下に上配線に沿って帯状に形成されているが、前記交差部では下配線を部分的に覆う突出部を有する形状であり、前記上配線が

前記層間絶縁層上に形成されていることを特徴とする配線基板に関する。

【0009】また、本発明は電子放出部と一対の素子電極からなる電子放出素子がマトリクス状に複数配列され、該電子放出素子に信号を供給するための厚膜よりなる交差する複数の下配線と複数の上配線を有し、該下配線と該上配線との交差部が層間絶縁層にて絶縁されている電子源基板を使用する画像形成装置において、前記層間絶縁層が、前記上配線の下に上配線に沿って帯状に形成されているが、前記交差部では下配線を部分的に覆う突出部を有する形状であり、前記上配線が前記層間絶縁層上に形成されていることを特徴とする画像形成装置に関する。

【0010】本発明の画像形成装置の電子源基板は、例えば図1であるが、層間絶縁層007が上配線016の下に、帯状に形成されているが、交差部にて下配線010を部分的に突出部（帯幅以上の長さの部分）008で覆っている。このような構成とすると、上配線が乗り越える段差が小さくなると同時に、下配線が帯幅より大きく突出部の絶縁膜で覆われているので、上配線の形成時にアライメントが多少ずれたとしても、上下配線が短絡することがない。即ちアライメントに対する余裕度が大きく、しかも素子形成領域の面積を十分に確保している。

【0011】また、本発明の配線基板においても同様に、上配線の形成時にアライメントが多少ずれても上下配線が短絡することがなく、アライメントに対する余裕度が大きく、しかも素子形成領域の面積を十分に確保できる。

【0012】この、層間絶縁層の形成は、スクリーン印刷等の厚膜形成法で一段でこの形状の絶縁層を形成することもできるが、例えば図1のような矩形形状の突出部を有するパターンを形成するとき、直角部分で印刷ペーストの「だれ」が起き易く、必ずしも実用的に形成できるものではない。これを解決する製造方法として、前記下配線を形成した後、突出部を有する帯状形状の層間絶縁層を形成し（但し、前記上配線が形成されるべき位置の交差部を除いた部分に分断された帯状の絶縁膜を形成する工程と、前記交差部に前記帯状の絶縁膜の帯幅より大きい絶縁膜を形成する工程からなる。）、該層間絶縁層の上に上配線を形成することが特に好ましい。

【0013】この製造方法によれば、図1のように矩形形状の突出部を有するパターンであっても、分断された帯状の絶縁層（帯状絶縁層）を印刷する工程と交差部の絶縁層（交差部絶縁層）を印刷する工程を別個に行うことで、直角部分での印刷ペーストの「だれ」がなく、実用的に本発明の画像形成装置を製造できる。

【0014】配線基板の製造方法においても同様に、前記下配線を形成した後、突出部を有する帯状形状の層間絶縁層を形成し（但し、前記上配線が形成されるべき位

10

20

30

40

50

置の交差部を除いた部分に分断された帯状の絶縁膜を形成する工程と、前記交差部に前記帯状の絶縁膜の帯幅より大きい絶縁膜を形成する工程からなる。)、該層間絶縁層の上に上配線を形成することが好ましい。

#### 【0015】

【発明の実施の形態】以下、図面を参照しながら本発明を説明する。図2は、本発明の画像形成装置の1例の電子源基板を示した図である。電子放出素子として表面伝導型電子放出素子を用いた例であるが、本発明を適用できる電子放出素子は表面伝導型に限らず、電界放出型やMIM型、あるいは半導体電子源などが適用可能である。図2において001は絶縁体から成る基板、002、003は電気的接続を得るための素子電極である。004は導電性薄膜である。この表面伝導型電子放出素子において、前記一対の素子電極002、003の電極間隔は数 $\mu\text{m}$ より数百 $\mu\text{m}$ 、膜厚は数百オングストロームより数千オングストロームで、真空蒸着法やスパッタ蒸着法等によって形成された金属薄膜をフォトリソグラフィ法によってパターンニングするか、あるいは印刷法等により適宜形成される。また導電性薄膜004の膜厚は数十オングストロームより数千オングストロームの範囲が好ましく適宜設定することができ、導電性薄膜004もフォトリソグラフィや印刷法等によってパターン形成され、個々に分離されている。010は素子電極003と接続する下配線である。

【0016】012は帯状絶縁層で上配線016の下の交差部を除いた部分に形成されている。帯幅は、印刷精度を考慮して、後で形成する上配線より少し大きい程度に形成する。また、014は交差部絶縁層であり、下配線方向に前記の帯幅より長く形成されている。この突出部分の長さは長いほど、アライメントに対する余裕度が大きくなるが、長すぎると素子形成領域が小さくなるので、通常は突出部分の長さが帯幅の0.5~2.0倍程度である。

【0017】016は上配線であり素子電極002と接続し、前記層間絶縁層014上の位置において下配線010と交差している。下配線、上配線および層間絶縁層はいずれも膜厚が数 $\mu\text{m}$ から数十 $\mu\text{m}$ の厚膜であり、スクリーン印刷等のいわゆる厚膜形成技術によって形成されたものである。下配線の幅、上配線の幅、および層間絶縁層の帯幅は、いずれも通常は数十 $\mu\text{m}$ ~数百 $\mu\text{m}$ である。この図では、帯状絶縁層と、交差部絶縁層が別の層のように描かれているが、焼成後は両者が一体となって層間絶縁層となっている。005は電子放出部であり導電性薄膜004中に形成された極微小な亀裂である。以上の構造を単位として、これが1個の表面伝導型電子放出素子74となり、これが基板001上に多数設けられ電子源基板が形成されている。

【0018】以下、図3(a)から(f)を用いて製造方法の1例を説明する。図中には示されていない基板0

01の上に素子電極002と003を形成する(a)。次に導電性ペーストを印刷、焼成し下配線010を形成する(b)。次に絶縁体ペーストを用いて、この下配線と直角方向に、分断された帯状に帯状絶縁層012を印刷する(c)。次いで絶縁体ペーストを用いて交差部絶縁層014をこの図では矩形状に印刷する(d)。この交差部絶縁層の印刷時に、すでに形成されている帯状絶縁層が、下配線と直角方向に印刷ペーストがだれるのを防止する働きがある。帯状絶縁層と交差部絶縁層はいずれも焼成して形成されるが、両者を別個に焼成しても、両者を印刷後に同時に焼成してもどちらでも良い。次に上配線016を絶縁層012および014の上に導電性ペーストを印刷、焼成して形成する(e)。このとき、交差部絶縁層は、帯状絶縁層の幅より大きく印刷されているので、層間絶縁層全体としてみると、下配線位置で幅の広がった(突出部を有する)帯状として形成されており、上配線の形成時にアライメントが多少ずれたとしても、上配線と下配線がショートすることがない。また、下配線との交差部での段差も小さいので配線が断線することもない。

【0019】次に同図(f)に示すように、この上に微粒子からなる薄膜を全面あるいは所望の箇所に形成する。その後フォトリソグラフィによりパターンニングを行い導電性薄膜004とする。さらに、フォーミング処理、および好ましくは活性化処理をして、電子源基板を形成する。フォーミング処理とは、導電性薄膜を予め通電フォーミングと呼ばれる通電処理によって電子放出部を形成する処理で、導電性薄膜の両端にパルス電圧等を印加通電し、導電性薄膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部を形成することである。尚、電子放出部では導電性薄膜の一部に亀裂が発生しその亀裂付近から電子放出が行われる。活性化処理とは、脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、有機酸類等の有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。活性化処理を施すことにより、炭素、あるいは炭素化合物が素子上に堆積して素子電流 $I_f$ 、放出電流 $I_e$ が著しく変化する。

【0020】本発明で用いられる基板001としては、石英ガラス、Na等の不純物含有量を低減させたガラス、青板ガラス。青板ガラスにスパッタ法等により形成した $\text{SiO}_2$ を積層したガラス基板等、及びアルミナ等のセラミックス等があげられる。

【0021】素子電極002、003の材料としては導電性を有する物であればどのようなものであっても構わないが、例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金、及びPd、Ag、Au、 $\text{RuO}_2$ 、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、及び

10

20

30

40

50

ポリシリコン等の半導体導体材料、及びポリシリコン等の半導体材料、及び $\text{In}_2\text{O}_3$ — $\text{SnO}_2$ 等の透明導電体等があげられる。

【0022】X方向配線およびY方向配線を形成するための導電性ペーストは、Pd、Ag、Au、 $\text{RuO}_2$ 、Pd—Ag等の金属あるいは金属酸化物、フリットガラス、バインダーとしてのポリマーおよび適当な溶媒等からなる印刷ペーストである。

【0023】層間絶縁層（帯状絶縁層、交差部絶縁層）の材料としては、前記のように絶縁体ペーストを焼成して形成されるが、絶縁体ペーストとしては400～600℃程度で熔融し、絶縁性の高いものが好ましく、例えば、 $\text{PbO}$ 、 $\text{SiO}_2$ 、 $\text{B}_2\text{O}_3$ 等のガラス成分とバインダーとしてのポリマー、および適当な溶媒からなるガラスペースト等を挙げることができる。

【0024】導電性薄膜004を構成する材料の具体例を挙げるならばPt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pd等の金属、 $\text{PdO}$ 、 $\text{SnO}_2$ 、 $\text{In}_2\text{O}_3$ 、 $\text{PbO}$ 、 $\text{Sb}_2\text{O}_3$ 等の酸化物、 $\text{HfB}_2$ 、 $\text{ZrB}_2$ 、 $\text{LaB}_6$ 、 $\text{CeB}_6$ 、 $\text{YB}_4$ 、 $\text{Gd}_2\text{B}_4$ 等のホウ化物、 $\text{TiC}$ 、 $\text{ZrC}$ 、 $\text{HfC}$ 、 $\text{TaC}$ 、 $\text{SiC}$ 、 $\text{WC}$ 等の炭化物、 $\text{TiN}$ 、 $\text{ZrN}$ 、 $\text{HfN}$ 等の窒化物、Si、Ge等の半導体およびカーボン等であり、微粒子膜からなる。なお、ここで述べる微粒子とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜をさす。

【0025】その後、このようにして作製された電子源基板を図4に示すように、リアプレート81上に固定した後、フェースプレート86（ガラス基板83の内面に蛍光膜84とメタルバック85が形成されて構成される）を支持枠82を介して配置し、フェースプレート86、支持枠82、リアプレート81の接合部にフリットガラスを塗布し、焼成することで封着し、画像形成装置を製造することができる。図中、X方向配線72は下配線010、Y方向配線73は上配線016に相当する。

【0026】そして、フェースプレート86、支持枠82およびリアプレート81で構成される外囲器中は、 $1 \times 10^{-5} \sim 1 \times 10^{-7}$  torr程度の真空度が維持されており、電子放出素子から放出された電子がメタルバック（加速電極）に加えられた数kVの高電圧で加速され、蛍光膜に衝突して発光が生ずる。

【0027】また、本願の配線基板の製造も、電子基板の配線等の形成と同様に形成できる。この配線基板は回路用の基板（プリント基板）として広く使用できる。

【0028】

【実施例】以下、実施例を挙げて本発明を詳しく説明するが、本発明はこれらの実施例に限定されるものではない。

【実施例1】第1の実施例を図3の製造工程図を参照しつつ説明する。まず、洗浄されたガラス基板（ここでは、ソーダライムガラス基板を使用）に、素子電極002、003を形成する（a）。本実施例では、膜の形成方法としては、厚膜印刷法を使用した。ここで使用した厚膜ペースト材料は、有機金属化合物等からなるMODペースト（ノリタケ（株）製D-211A）で、金属成分はAuである。印刷法はスクリーン印刷である。印刷の後110℃で20分乾燥し、次に本焼成を実施する。焼成温度は580℃で、ピーク保持時間は約8分である。印刷、焼成後の膜厚は、0.3μmであった。また、このとき同時に、外部駆動回路との接続用引き出し電極（不図示）を形成する。このことにより、工程が1工程短縮される。

【0029】次に、下配線010を厚膜スクリーン法で形成する（b）。ペースト材料はノリタケ（株）NP-4035Cを用いた。印刷後、110℃で20分乾燥し、次に本焼成を実施する。焼成温度は480℃で、ピーク保持時間は約8分である。印刷、焼成後の膜厚は、1.0μmであった。

【0030】次に下配線と直角方向に分断された帯状に帯状絶縁層012を形成する（c）。形成は厚膜スクリーン法を用いた。ペーストはPbOを主成分としてガラスバインダーを混合したものである。印刷後、110℃で20分乾燥し、次に本焼成を実施する。焼成温度は480℃で、ピーク保持時間は約8分である。次に交差部絶縁層を014を、下配線と平行方向に長い矩形状に厚膜スクリーン印刷法で印刷した（d）。ペースト材料、焼成条件は絶縁層012とおなじである。

【0031】最後に、下配線010と同様に、上配線016を形成した（e）。この上配線は素子電極と接続している。形成方法は厚膜スクリーン印刷法を用いた。以上でマトリクス配線の部分が完成する。

【0032】配線完成後、有機パラジウム（CCP4230、奥野製薬（株）製）をスピンナーにより回転塗布後、300℃で10分加熱処理を行い、PdOからなる薄膜を全面に形成した。この薄膜は、Pdを主元素とする微粒子から構成され、その膜厚は10nm、シート抵抗は $5 \times 10^4 \Omega/\square$ であった。なお、ここで述べる微粒子とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜をさし、その粒径とは、この状態で粒子形が認識可能な微粒子についての径をいう。この薄膜をフォトリソグラフィ法を用いて、パターニングして導電性薄膜004を形成し、フォーミング前の電子源基板を作製した（f）。

【0033】上記工程で作製した電子源基板の配線交差部近傍をSEMで観察したところ、配線印刷時の「だれ」はきわめて小さく素子電極間をつなぐこともなく、

また、配線間の短絡もなく良好なものであった。

【0034】次に、このようにして作製した電子源基板を用いて、図4のような画像形成装置を構成した例を示す。多数の表面伝導型電子放出素子74を作製した電子源基板71をリアプレート81枠に固定した後、電子源基板の5mm上方にフェースプレート86（ガラス基板83の内面に蛍光膜84とメタルバック85が形成されて構成される）を支持枠82を介して配置し、フェースプレート86、支持枠82、リアプレート81の接合部にフリットガラスを塗布し、大気中あるいは窒素雰囲気中で400～500℃で10分間焼成することで封着した。また、電子源基板とリアプレートの固定もフリットガラスで行った。図中、X方向配線72は下配線010、Y方向配線73は上配線016に相当する。

【0035】蛍光膜84は、モノクロームの場合は蛍光体のみからなるが、本実施例は、カラー表示用であるので、蛍光体はストライプ形状を採用し、先に黑色部材をストライプ状に形成し、その間隙部に各色に対応する蛍光体を塗布して蛍光膜を作製した。黑色部材の材料は、通常良く用いられる黒鉛を主成分とする材料を用いた。蛍光体の塗布法はスラリー法を用いた。

【0036】また、メタルバック85は、蛍光膜作製後、蛍光膜内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行い、その後A1を真空蒸着することで作製した。フェースプレートには、さらに蛍光膜84の導電性を高めるために、蛍光膜84の外側面に透明電極を設けることもあるが、本実施例では、メタルバックのみで十分な導電性が得られるので省略した。

【0037】前述の封着を行う際、各色の蛍光体と電子放出素子74を対応させなくてはならないので、十分な位置合わせを行った。以上のようにして完成したガラス容器内の雰囲気は排気管（図示せず）を通じて真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1～DxmとDy1～Dvnを通じ、表面伝導型電子放出素子74の素子電極間に電圧を印加し、導電性薄膜004を通電処理（フォーミング処理）する事により、電子放出部005（図1参照）を作製した。このときのフォーミング処理は図5に示す電圧波形（パルス幅T1は1ms、パルス間隔T2は10msとし、三角波のピーク値14V）で、約 $1 \times 10^{-6}$  torrの真空雰囲気下で処理した。

【0038】次に $1 \times 10^{-6}$  torr程度の真空度で排気管をガスバーナーで熱して融着し、外開器の封止を行った。最後に、封止後の真空度を維持するために、ゲッター処理を行った。これは、封止後に抵抗加熱により、画像形成装置内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターはBaが主成分であった。この蒸着膜の吸着作用により、例えば、 $1 \times 10^{-5}$  torrないし $1 \times 10^{-7}$  torrの真空度を維持することができる。

【0039】以上の工程により画像形成装置が完成する。この画像形成装置の容器外端子Dx1～DxmとDy1～Dvnを通じ、走査信号および変調信号を印加し、メタルバックには5kVの高電圧を印加して画像を表示させたところ、非発光画素もなく良好な画像が表示された。

【0040】【実施例2】本実施例では、実施例1において、素子電極、下配線を形成した後、帯状絶縁層012を印刷し120℃で20分の乾燥を行ったところまでは実施例1と同様であるが、焼成することなく交差部絶縁層014を印刷し120℃で20分の乾燥を行い、次いで帯状絶縁層012と交差部絶縁層014の焼成を同時に行った。焼成条件は、ピーク温度480℃、ピーク保持時間は約8分である。このようにしてもだれ防止の効果は変わらなかった。そして、焼成工程が一回ですむので工程が簡略化された。以後実施例1と同様にして電子源基板を作製し、次いで画像形成装置を製作した。本実施例においても配線の交差部を実施例1と同様に評価したところ、ショート箇所もなく良好であった。また、画像形成装置も、実施例1と同様に良好な画像が表示できた。

【0041】【実施例3】次に、配線基板（プリント基板、回路基板）を作製した例を図6を参照しながら説明する。まず、洗浄されたガラス基板（ここでは、ソーダライムガラス基板を使用）に下配線010を厚膜スクリーン法で形成する（a）。ペースト材料はノリタケ（株）NP-4035Cを用いた。印刷後、110℃で20分乾燥し、次に本焼成を実施する。焼成温度は480℃で、ピーク保持時間は約8分である。印刷、焼成後の膜厚は、 $10 \mu\text{m}$ であった。

【0042】次に下配線と直角方向に分断された帯状の絶縁層012を形成する（b）。形成は厚膜スクリーン法を用いた。ペーストはPbOを主成分としてガラスバインダーを混合したものである。印刷後、110℃で20分乾燥し、次に本焼成を実施する。焼成温度は480℃で、ピーク保持時間は約8分である。次に交差部絶縁膜を014を下配線と平行法に長い矩形状に厚膜スクリーン印刷法で印刷した（c）。ペースト材料、焼成条件は絶縁層012とおなじである。

【0043】最後に、下配線010と同様にして、上配線016を形成した（d）。この上配線は素子電極と接続している。形成方法は厚膜スクリーン印刷法を用いた。以上で本発明の配線基板が完成する。このように作製した配線基板の配線交差部近傍をSEMで観察したが、配線印刷時の「だれ」はきわめて小さく、また、配線間の短絡もなく良好なものであった。

【0044】

【発明の効果】本発明によれば、上配線形成時のアライメントに対する余裕度が大きく、断線や短絡が起きにくい電子源基板を使用する画像形成装置および配線基板を

提供することができる。また、本発明によれば、このような画像形成装置および配線基板を形成する際に「だれ」が起きにくく歩留まりの良い製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の画像形成装置の電子源基板の1例を示す図である。

【図2】本発明の画像形成装置の電子源基板の1例を示す図である。

【図3】本発明の画像形成装置の電子源基板の製造工程の1例を示す図である。

【図4】本発明の画像形成装置の表示パネルの一例を示す模式図である。

【図5】フォーミング電圧波形を示す図である。

【図6】本発明の配線基板の製造工程の1例を示す図である。

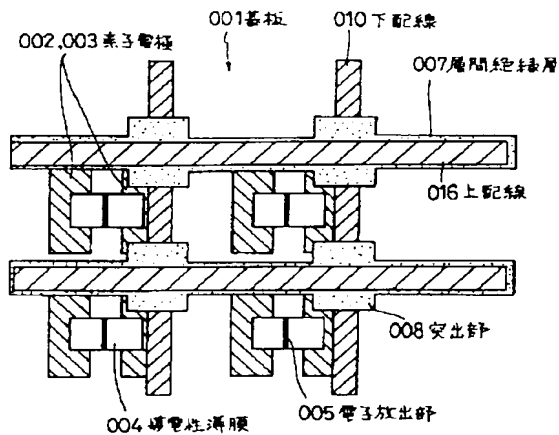
【符号の説明】

001：基板  
002、003：素子電極  
004：導電性薄膜

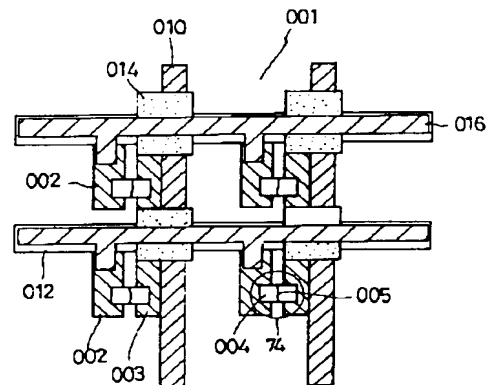
\* 005：電子放出部  
007：層間絶縁層  
008：突出部分  
010：下配線  
012：帯状絶縁層  
014：交差部絶縁層  
016：上配線  
71：電子源基板  
72：X方向配線（下配線）  
73：Y方向配線（上配線）  
74：表面伝導型電子放出素子  
76：層間絶縁層  
81：リアプレート  
82：支持枠  
83：ガラス基板  
84：蛍光膜  
85：メタルバック  
86：フェースプレート  
88：外囲器

\* 20

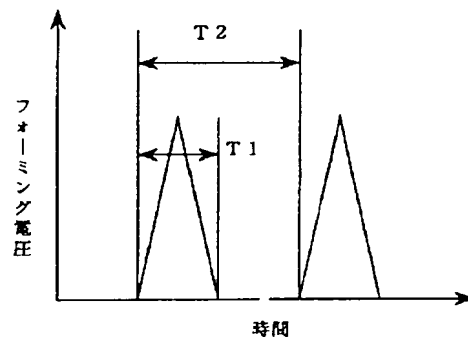
【図1】



【図2】

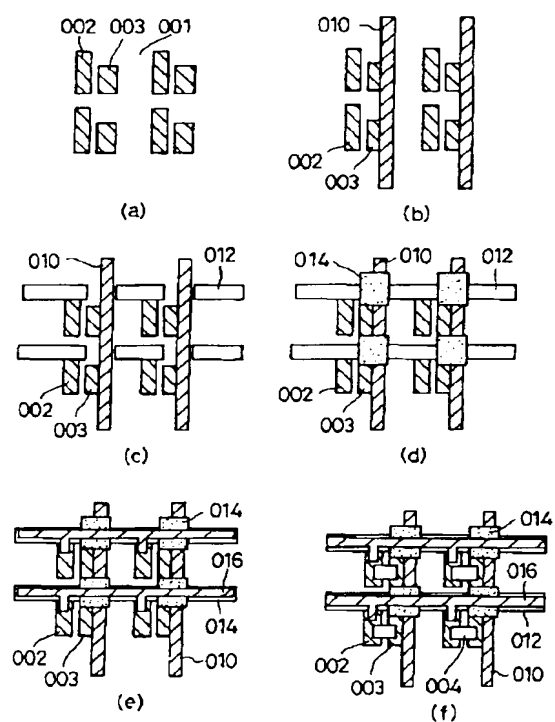


【図5】

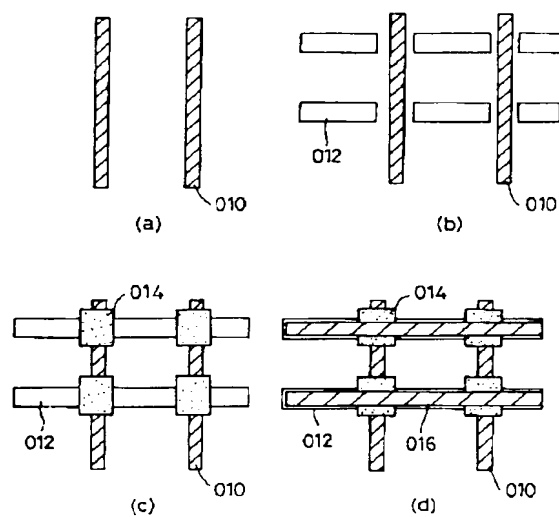




【図 3】



【図 6】



【図 4】

